

嵌入式 SoC 智能平台 (2)

广州致远电子有限公司

在上一期文章中，我们多次提到 MiniISA 总线，那么究竟什么是 MiniISA 总线？如何利用 MiniISA 总线开发产品？如何实现堆叠结构？MiniISA 总线具有哪些优势？接下来我们一起走近 MiniISA 总线。

1. 什么是 MiniISA 总线

MiniISA总线是广州致远电子有限公司制定的，为嵌入式系统应用的特殊要求而优化的总线结构。基于MiniISA的扩展板尺寸兼容PC/104板卡（96mm×90mm），并且通过自堆叠总线，省去了对底板或板卡插槽的需求。

- 扩展板尺寸兼容PC/104板卡（96mm×90mm）
- 支持8/16位数据总线，具有8位地址总线
- 具有4个独立的中断请求信号

MiniISA 总线采用“主-从”式结构，在一条 MiniISA 总线上只有一个总线主控制器，其它的扩展板为从器件处于被动状态，如图 1 所示，通过 MiniISA 总线可以轻松实现堆叠式结构，如图 2 所示。

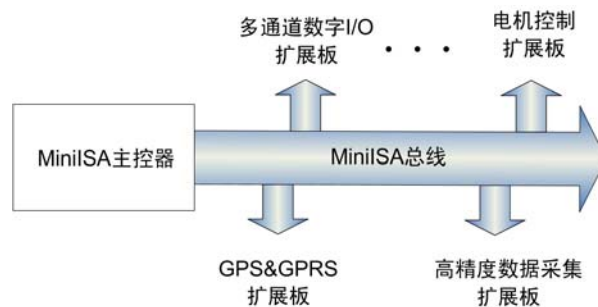


图 1 MiniISA 主从式结构

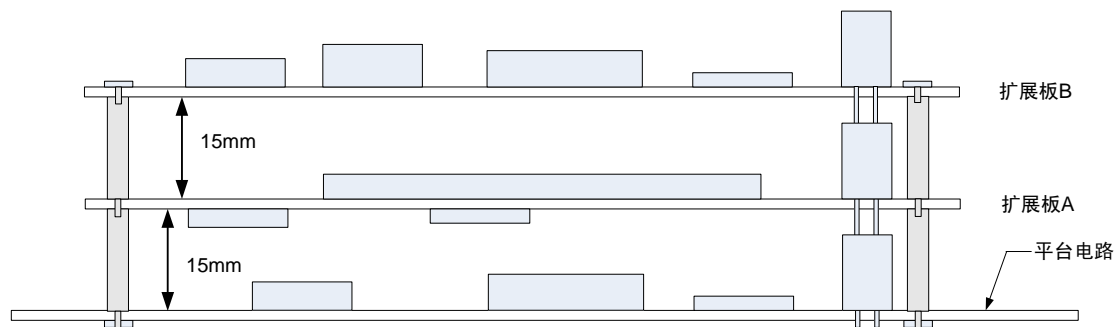


图 2 MiniISA 自堆叠结构

2. MiniISA 总线规范

MiniISA 总线被定义成 2×20（共 40 脚）的接口，包括数据总线、地址总线、控制信号线、I²C 总线和电源，如图 3 所示。

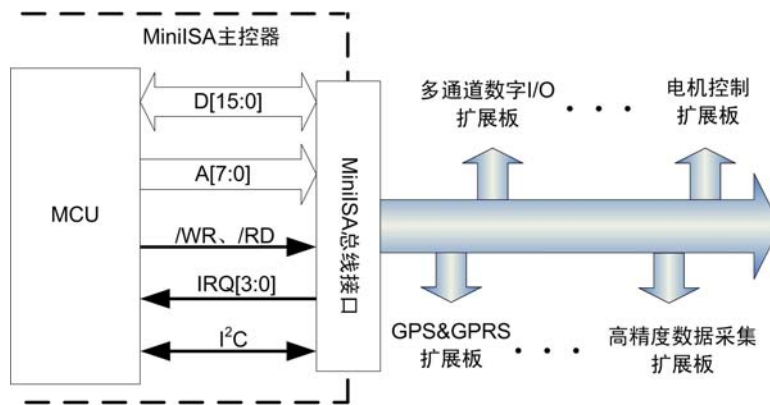
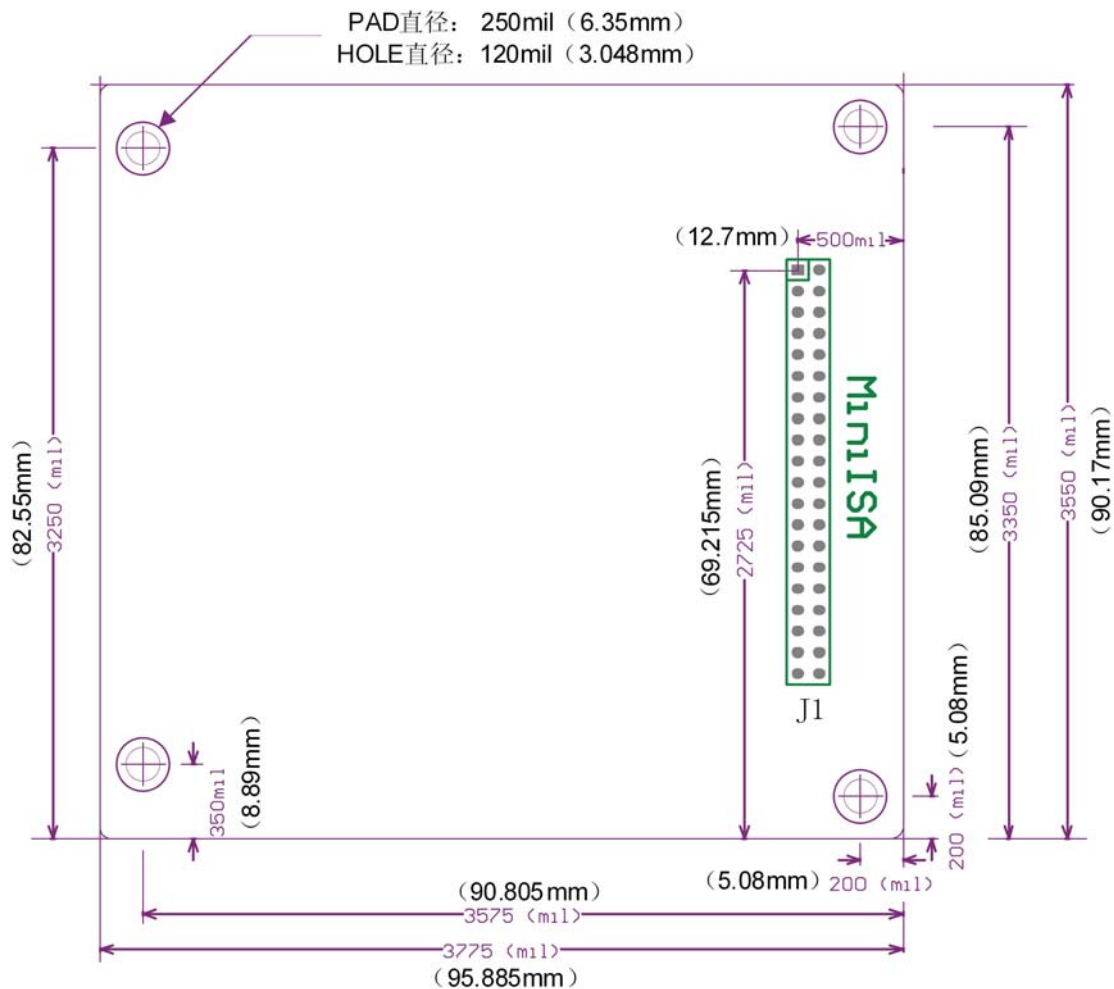


图 3 MiniISA 信号组成

3. 扩展板尺寸

MiniISA 总线连接器使用 PC-104 转接口，总线连接器的规范请参考 PC/104 规范。扩展板尺寸见图 4 所示 (单位: mm)。



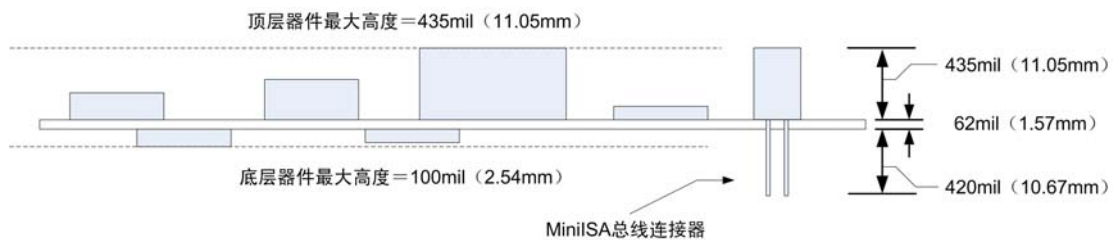


图 4 扩展板尺寸

图 5 给出一个典型的模块堆。

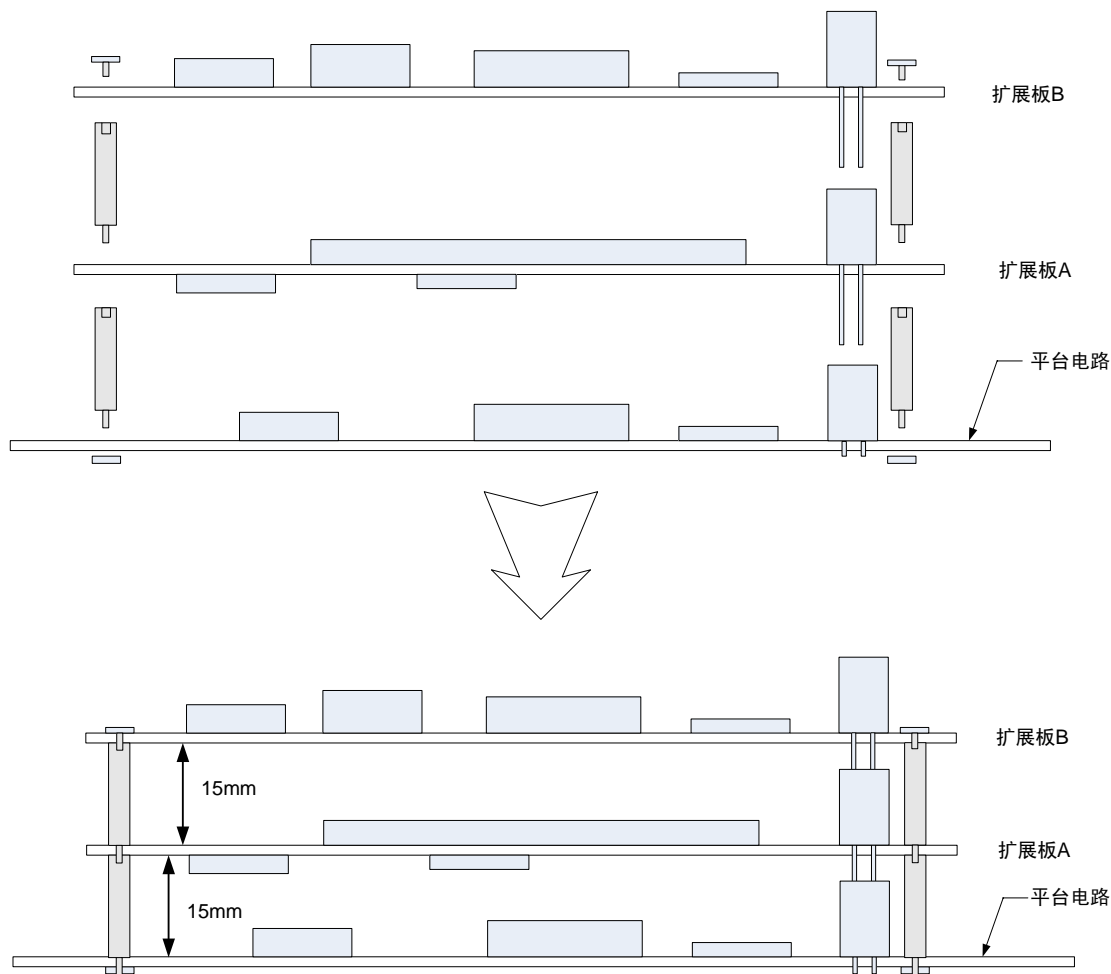


图 5 扩展板安装布局

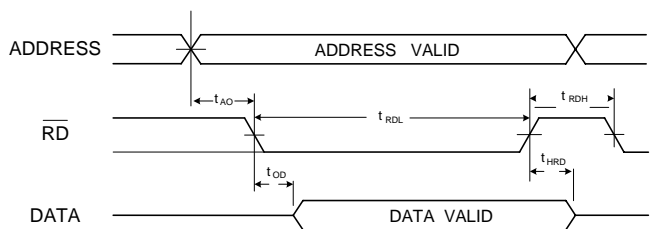
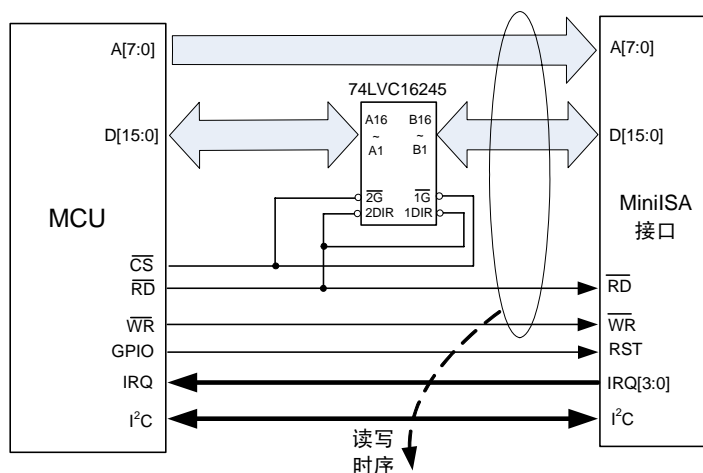
4. 主控电路设计

正如前面所讲的，MiniISA 总线采用的是“主-从”式结构，作从机的扩展板永远不能主动占用总线，必须在被选中的情况下才能使用总线。总线上的所有控制信号，包括地址信号、读写信号和 I²C 的 SCL 信号均由主控器产生。

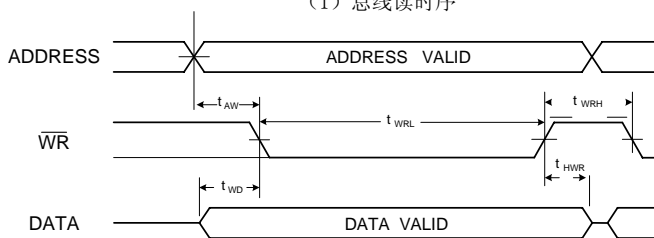
(1) 简易主控电路

如果主控器中 MCU 的总线时序与 MiniISA 的总线时序兼容，那么仅需少量的外围逻辑电路即可实现最简洁的主控器电路，如图 6 所示。

在 MiniISA 总线接口和 MCU 之间的数据通道上串联了一片 74LVC16245 缓冲器，MCU 通过 \overline{CS} 和 \overline{RD} 控制 74LVC16245 的选通和传输方向。



(1) 总线读时序



(2) 总线写时序

图 6 满足时序要求的电路设计

由于 MCU 的种类繁多，各种各样的 MCU 所带的总线时序又不尽相同，彼此之间存在差异，因此要找到与 MiniISA 总线要求的时序兼容的 MCU 还是比较难的，因此这种将 MCU 的总线直接与 MiniISA 总线相连的作法并不多，很容易导致时序兼容性问题。

(2) 基于 ARM 的主控电路

为了解决不同 MCU 之间总线时序不匹配而导致的时序兼容性问题，比较好的做法是在 MCU 与 MiniISA 总线之间串联一片桥接器（通常这个桥接器使用一片 CPLD 来实现，以针对不同的 MCU），起到将 MCU 的总线时序统一转换成标准的 MiniISA 时序的作用，这样就彻底的解决了时序兼容性问题，如图 7 所示。

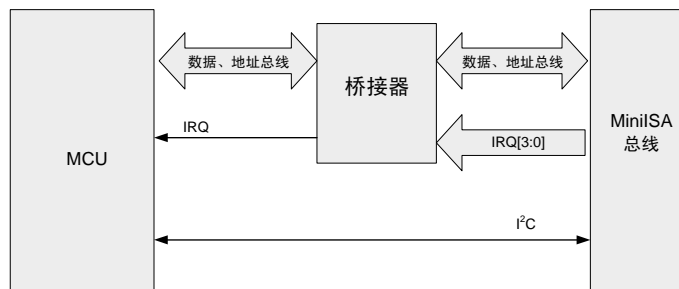


图 7 使用桥接器的 MiniISA 主控电路设计

LPC2200 系列 ARM 具有外部总线接口，总线接口具有 32/16/8 位数据宽度、24 位地址线，能够很好满足 MiniISA 的总线资源要求。但是 LPC2200 系列 ARM 的总线并不能直接

连接到 MiniISA 接口，这是因为 LPC2200 系列 ARM 的总线时序与 MiniISA 总线时序要求并不吻合，比如在读时序中两者的差别如图 8 所示。

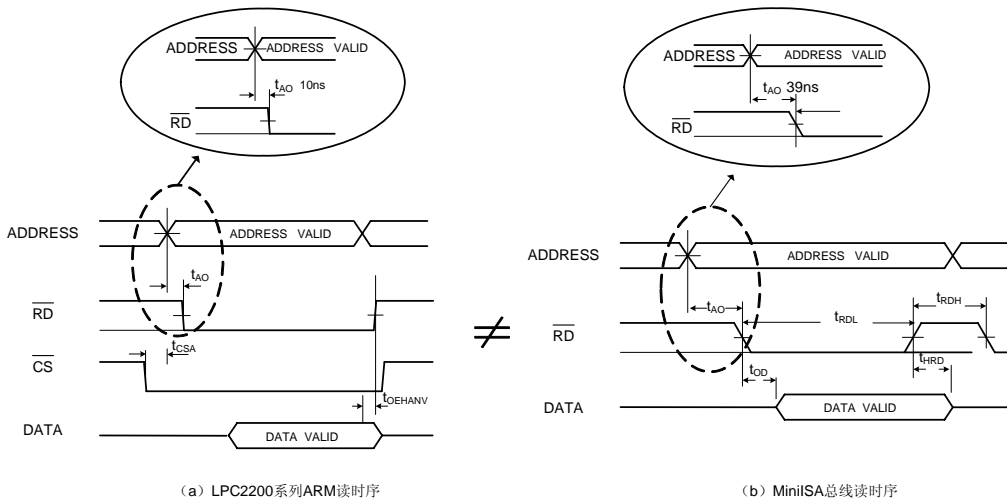


图 8 总线读操作时序差别

因此要在 LPC2200 系列 ARM 的总线上扩展出 MiniISA 总线，就必须在 MCU 与 MiniISA 之间使用桥接器进行时序转换，参考设计如图 9 所示。

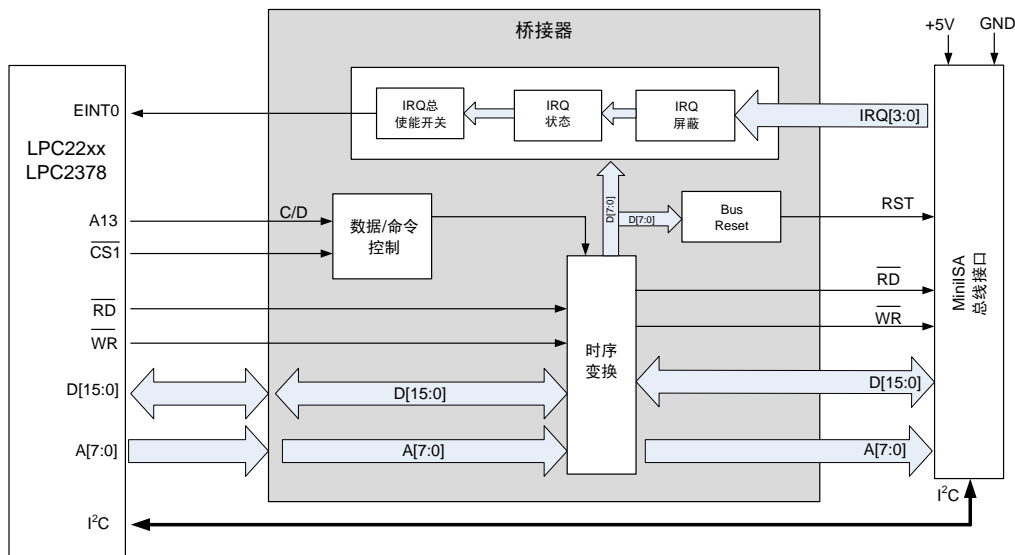


图 9 LPC2000 系列 ARM 扩展 MiniISA

图 9 向我们展示了 LPC2000 系列 ARM 在扩展 MiniISA 总线时的连线示意图，这里使用了桥接器进行时序的转换，图中也展示了桥接器内部的逻辑功能。

本例中桥接器除提供时序变换功能外，还提供了额外的 MiniISA 总线复位控制信号 RST 和 4 路 IRQ 中断请求信号，这样做节省了 MCU 的 GPIO 和外部中断引脚资源，仅需一个外部中断就可以管理 4 个来自 MiniISA 总线的 IRQ 请求。当 MCU 的 EINT0 脚有中断信号产生时，说明来自 MiniISA 总线上至少有 1 路以上 IRQ 请求，MCU 响应 EINT0 中断，在中断服务函数中读取桥接器内部 IRQ 状态寄存器的值就可以知道是哪路 IRQ 请求，桥接器和 MiniISA 总线初始化以及响应中断请求操作流程如图 10 所示。

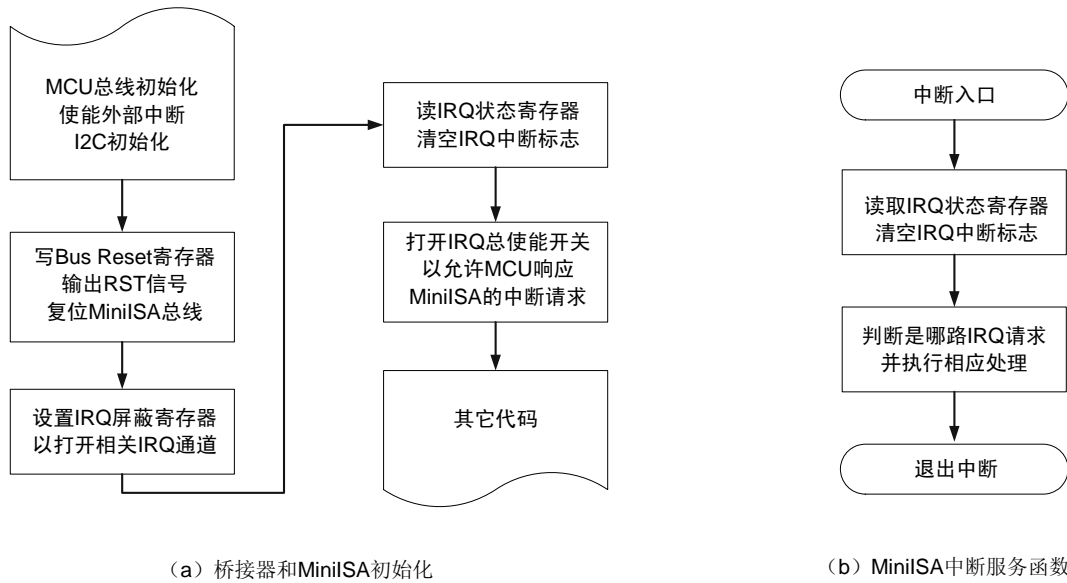


图 10 MiniISA 初始化和中断操作流程

MCU 的地址线 A13 连接到桥接器的 C/D 脚上，用来控制桥接器的状态。C/D 脚是桥接器的数据/命令控制脚，当 C/D 脚为低电平时表明 MCU 在操作 MiniISA 总线，当 C/D 脚为高电平时表明 MCU 在操作桥接器内部寄存器，如图 11 所示。

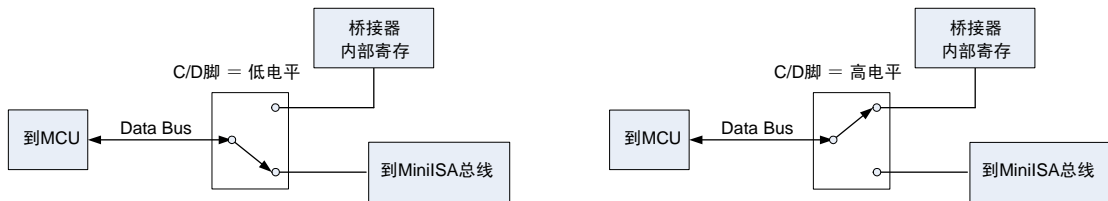


图 11 C/D 脚功能

5. 子板设计

MiniISA 总线的“主-从”式结构使得一个主控器可以控制多块从机扩展板。由于 MiniISA 总线具有 8 根地址线 (A[7:0]共 8 根地址线)，因此最多支持 256 块 8bits 总线扩展板或者 128 块 16bits 总线扩展板。

(1) 如何分配总线资源

设计从机扩展板的一个主要问题就是如何解决总线资源的分配问题。MiniISA 的总线资源主要包括总线地址资源和 IRQ 请求通道，MiniISA 总线能够提供 256 个字节寻址空间和 4 路 IRQ 请求通道。

为了充分利用总线资源，推荐用户在设计扩展板时遵循规则：尽量使用高位地址线作为板级片选译码线，低位地址线作为板内设备寄存器寻址线。

例如要设计一个 8bits 总线的扩展板，该板占用了 32 个字节寻址空间，那么该板的板级片选译码电路可以设计成如图 12 所示的电路。该电路使用 A7、A6 和 A5 作为地址译码，经过 74LVC138 译码后得到 8 条片选信号，然后再通过跳线开关选择哪路信号作为本扩展板的片选信号。

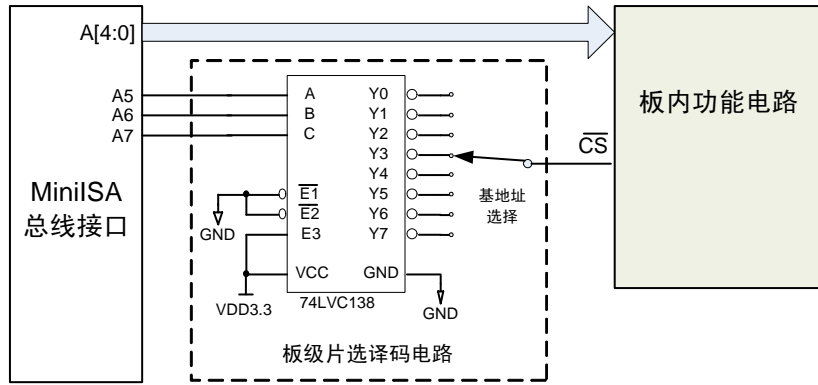


图 12 推荐的板级片选译码电路

使用图 12 所示的译码电路，能够得到 8 根片选信号，也就说能够支持最多 8 块扩展板，每块扩展板均被分配了最多 32 个的字节寻址空间，这种译码方案已经能满足大多数的应用了。

(2) 数字量 I/O 子板设计

图 13 所示的为简易 8 路数字输出和 8 路数字输入扩展板参考电路，74LVC138 对 A7、A6 和 A5 地址线作译码，然后通过 8 路选择开关 S1 后作为扩展板的板级片选信号 BOARD_CS。BOARD_CS 与 RD 相或后得到 RD_A 信号以控制 74LVC245 的使能，而 WE 与 BOARD_CS 信号相或后得到 WE_A 信号接到 74LVC273 的 CLK 脚上。

这样经过 MiniISA 总线使用读命令就可以控制 74LVC245 的使能脚，从而读取 J2 上的信号。而使用写命令时，在 WE_A 信号的上升沿时刻，74LVC273 锁存总线上的数据并输出到 J1 上。

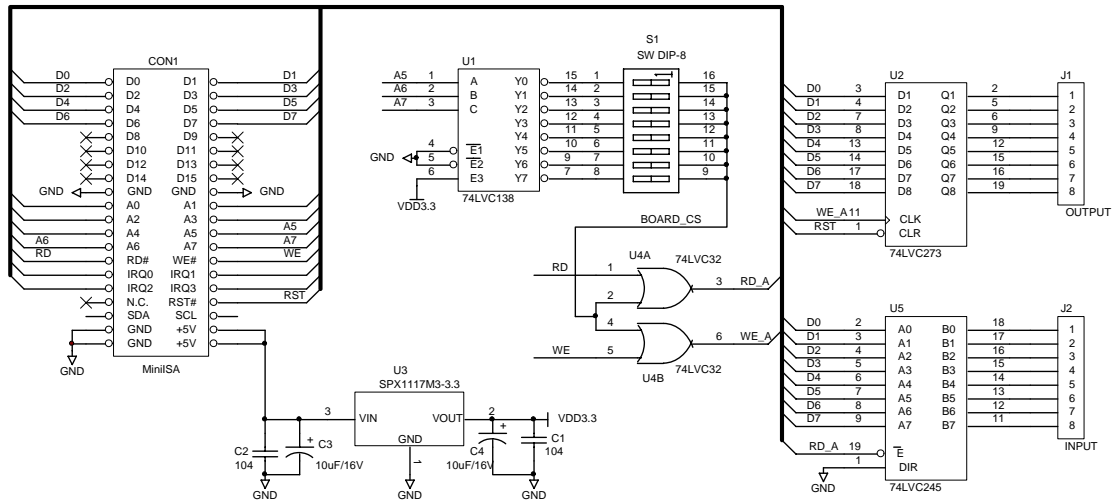


图 13 简易 8 路数字输出和 8 路数字输入扩展板电路

6. 如何利用 MiniISA 总线开发系统

上面已经对 MiniISA 总线做了一个简单的介绍，有关更加详细的资料，请登录网站 www.zlmcu.com 进行查询。接下来我们的任务便是使用 MiniISA 总线来开发一款自动控制系系统，需要控制直流伺服电机、12 位 A/D 采集，以及 I/O 输出、以太网通信。

广州致远电子有限公司开发了多款基于 MiniISA 总线的智能板卡，利用这些智能板卡以及控制主板，可以轻松实现系统要求，如图 14 所示。

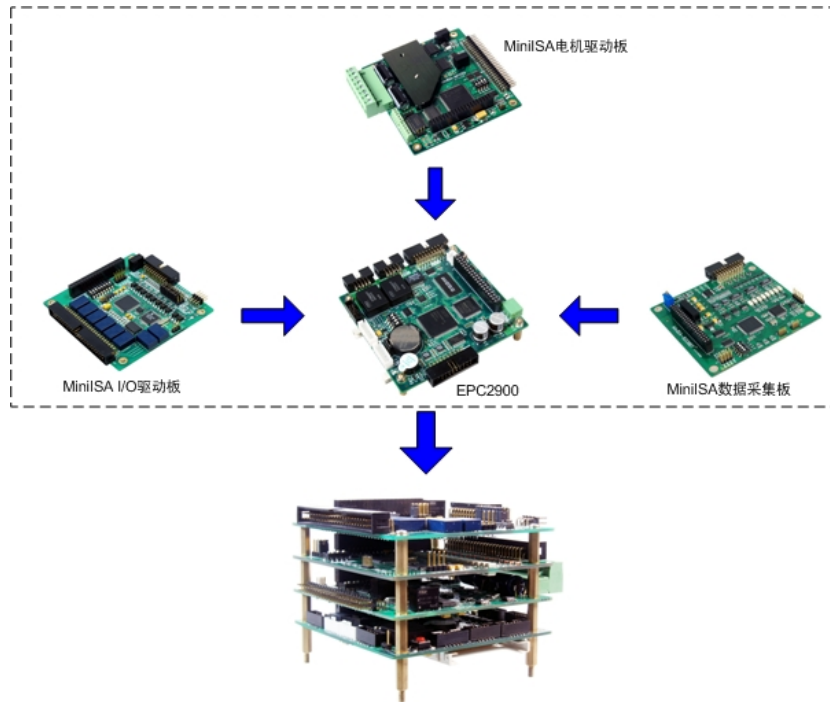


图 14 利用 MiniISA 智能板卡组建控制系统

使用 MiniISA 总线结构组建系统时，可以轻松实现产品升级，即，只需要根据市场需求增减板卡即可，从而可以极大的缩短产品的开发周期。

7. 结束语

通过上面的介绍，相信您已经对 MiniISA 总线有了一定的了解，借助于 MiniISA 的总线结构，不仅能够加速产品的开发进程，而且有利于产品的后期升级与维护。同时，广州致远电子有限公司又推出了多种基于 MiniISA 总线的智能板卡，有关这些板卡的详细介绍请关注下一期产业论坛。